

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-248971

(43)Date of publication of application : 04.10.1989

(51)Int.Cl.

H02M 7/48

(21)Application number : 83-073534

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 28.03.1988

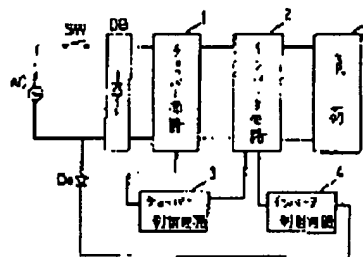
(72)Inventor : KIDO HIROSHI
HIRAMATSU AKINORI

(54) POWER CONVERTER

(57)Abstract:

PURPOSE: To improve the efficiency of a driving power for a control circuit, by obtaining said driving power for the control circuit for a first switching circuit from the switching operation of a second switching circuit.

CONSTITUTION: A first switching circuit chopper circuit 1 is connected with a commercial AC, and a second switching circuit inverter circuit 2 is connected with the output end of said chopper circuit to drive a load 5 by its output. A driving power for a chopper control circuit 3 driving the switching element of said chopper circuit 1 is obtained by the switching operation of said inverter circuit 2, while that for an inverter control circuit 4 controlling the inverter circuit 2 is obtained from one end of said commercial power AC. Thus, when a power switch SW is turned ON, a rectified voltage is obtained on the input side of said chopper circuit 1, and when the inverter circuit 2 oscillates, said chopper control circuit 3 obtaining the driving power from said inverter circuit 2 operates to drive the chopper circuit 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 平1-248971

⑫ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)10月4日

H 02 M 7/48

Z-8730-5H

審査請求 未請求 請求項の数 1 (全12頁)

⑭ 発明の名称 電力変換装置

⑮ 特 願 昭63-73534

⑯ 出 願 昭63(1988)3月28日

⑰ 発 明 者 城 戸 大 志 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑱ 発 明 者 平 松 明 則 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑲ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地
 ⑳ 代 理 人 弁理士 倉田 政彦

明 細 書

1. 発明の名称

電力変換装置

2. 特許請求の範囲

(1) 商用電源を直流電源に変換する第1のスイッチング回路と、第1のスイッチング回路の出力端に接続される第2のスイッチング回路と、第2のスイッチング回路の出力端に接続される負荷よりなる電力変換装置において、第1のスイッチング回路の制御回路の駆動用電源を第2のスイッチング回路のスイッチング動作により得ると共に、第2のスイッチング回路の制御回路の駆動用電源を商用電源から得たことを特徴とする電力変換装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、商用電源を直流電源に変換する第1のスイッチング回路と、第1のスイッチング回路の出力端に接続される第2のスイッチング回路と、第2のスイッチング回路の出力端に接続される負荷よりなる電力変換装置に関するものであり、例

えば、商用電源を用いた放電灯の高周波点灯装置などに用いられるものである。

〔従来の技術〕

第8図は従来の電力変換装置のブロック回路図である。この回路は第1及び第2のスイッチング回路を有している。第1のスイッチング回路は、商用電源ACを直流電源に変換する昇圧型チョッパ回路1よりなる。昇圧型チョッパ回路1は、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子L₁とトランジスタQ₁の直列回路を接続し、トランジスタQ₁のコレクタ・エミッタ間にダイオードD₁を介してコンデンサC₁を接続した構成になっており、このコンデンサC₁の両端が昇圧型チョッパ回路1の出力端となる。第2のスイッチング回路は、昇圧型チョッパ回路1の出力端に接続されたインバート回路2よりなる。インバート回路2は入力直流電圧を高周波電圧に変換して出力するものであり、その出力端には、負荷5が接続されている。昇圧型チョッパ回路1を制

御するチョッパ制御回路3と、インバータ回路2を制御するインバータ制御回路4の駆動用電源は、全波整流器DBから出力される脈流電圧を抵抗 R_1 、 R_2 で分圧し、コンデンサCで平滑して得ている。

次に、第8図回路の動作について説明する。電源スイッチSWがオンされると、全波整流器DBの出力電圧を抵抗 R_1 、 R_2 にて分圧し、コンデンサCで平滑した直流低電圧が、チョッパ制御回路3及びインバータ制御回路4の駆動用電源として供給される。そして、チョッパ制御回路3によりトランジスタ Q_1 がスイッチングされる。まず、トランジスタ Q_1 がオンのときには、インダクタンス素子Lに電流が流れてエネルギーが蓄積され、トランジスタ Q_1 がオフのときに、蓄積されたエネルギーがダイオードDを介して、コンデンサCに放出される。このとき、全波整流器DBの出力電圧にインダクタンス素子Lの両端電圧を加えた電圧がコンデンサCに印加されるので、コンデンサCには全波整流器DBの

出力電圧を昇圧した電圧が得られる。このコンデンサCに得られた電圧が、インバータ回路2により高周波電圧に変換されて、負荷5に供給されるものである。

第9図は他の従来例の回路図である。この回路例では、商用電源ACの一端と、全波整流器DBの負出力端子との間に、整流用のダイオードDと、限流用の抵抗 R_1 と、平滑用のコンデンサCを直列に接続し、コンデンサCの両端に電圧規制用のツェナーダイオードZDを並列に接続したものである。このコンデンサCの両端に得られる電圧が、チョッパ制御回路3とインバータ制御回路4の駆動用電源となっている。その他の構成及び動作については、第8図の回路と同様である。

【発明が解決しようとする課題】

上述の第8図に示す従来例において、全波整流器DBから出力される脈流電圧は、チョッパ制御回路3やインバータ制御回路4の駆動用電源として必要とされる電圧(数V \sim 20V)に比べると、

非常に電圧が高く、抵抗 R_1 で消費される電力は数Wにも及び、効率が非常に悪いという問題があった。また抵抗 R_1 として定格が数十Wの大型の抵抗素子を使用する必要があった。その上、万一、インバータ回路2又は負荷5に異常が生じたときに、インバータ制御回路4の制御下でインバータ回路2のスイッチング動作が停止したときにも、チョッパ制御回路3は動作し続けるので、昇圧型チョッパ回路1の出力電圧は異常な高電圧となり、これを安定に駆動するためには、チョッパ制御回路3の構成が非常に複雑になるという問題があった。また、第9図に示す従来例にあっても第8図の従来例と同様の問題があった。

本発明はこのような点に鑑みてなされたものであり、その目的とするところは、異常発生時に正常な動作を維持することができ、且つ、制御回路の駆動用電源を簡単に且つ効率良く得られるようにした電力変換装置を提供することにある。

【課題を解決するための手段】

第1図は本発明の基本構成を示すブロック回路

図である。商用電源ACに第1のスイッチング回路であるチョッパ回路1を接続し、チョッパ回路1の出力端に第2のスイッチング回路であるインバータ回路2を接続し、このインバータ回路2の出力端に負荷5を接続している。チョッパ回路1のスイッチング素子を駆動するチョッパ制御回路3の駆動用電源は、インバータ回路2のスイッチング動作により得ており、インバータ回路2を制御するインバータ制御回路4の駆動用電源は、商用電源ACの一端より得ている。なお、第2図に示すように、全波整流器DBの整流出力端からインバータ制御回路4の駆動用電源を得るようにしても構わない。また、第3図に示すように、チョッパ回路1の入出力間にスイッチSW1を介してインピーダンスZを接続し、電源投入後、一定時間はスイッチSW1を閉じるように構成しても構わない。

第4図(a)は、第1図に示すチョッパ回路1の具体例として、昇圧型のチョッパ回路を用いたものである。昇圧型のチョッパ回路は、商用

電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子 L_1 とトランジスタ Q_1 の直列回路を接続し、トランジスタ Q_1 のコレクタ・エミッタ間にダイオード D_1 を介してコンデンサ C_1 を接続した構成になっており、このコンデンサ C_1 の両端が昇圧型チョッパ回路の出力端となる。

第4図(b)は、第3図に示すチョッパ回路1の具体例として、降圧型のチョッパ回路を用いたものである。降圧型のチョッパ回路は、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの正出力端子に、トランジスタ Q_1 のコレクタを接続し、トランジスタ Q_1 のエミッタと全波整流器DBの負出力端子の間に、フライホイール電流通電用のダイオード D_1 を接続すると共に、インダクタンス素子 L_1 を介してコンデンサ C_1 を接続した構成となっており、このコンデンサ C_1 の両端が降圧型チョッパ回路の出力端となる。

第4図(c)は、第3図に示すチョッパ回路1

〔作用〕

以下、第1図に示す回路の動作について説明する。電源スイッチSWがオンされると、商用電源ACの一端より駆動用電源を得て、インバータ制御回路4が動作すると同時に、商用電源ACを全波整流器DBで整流した電圧がチョッパ回路1の入力側に得られる。ここで、チョッパ回路1が、第4図(a)に示すような昇圧型チョッパ回路である場合には、コンデンサ C_1 がインダクタンス素子 L_1 とダイオード D_1 を通して充電されて、出力端に電圧が得られるので、インバータ回路2が発振する。インバータ回路2が動作すると、このインバータ回路2より駆動用電源を得ているチョッパ制御回路3が動作し、チョッパ回路1を駆動する。このチョッパ回路1からの出力電圧によって、インバータ回路2は負荷5に高周波交流電圧を印加するものである。なお、第2図に示す回路の動作は、インバータ制御回路4の駆動用電源が全波整流器DBの整流出力端から得られる点を除いて、第1図に示す回路の動作と同じであ

る。具体例として、極性反転型チョッパ回路を用いたものである。極性反転型チョッパ回路は、昇降圧型チョッパ回路とも呼ばれ、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子 L_1 とトランジスタ Q_1 の直列回路を接続し、インダクタンス素子 L_1 の両端にダイオード D_1 を介してコンデンサ C_1 を接続した構成になっており、このコンデンサ C_1 の両端が極性反転型チョッパ回路1の出力端となる。

第4図(a)に示す昇圧型チョッパ回路においては、トランジスタ Q_1 の不動作時においても出力端に電圧が得られるので、第1図に示す基本構成を用いることができるが、第4図(b),(c)に示す降圧型チョッパ回路や極性反転型チョッパ回路にあっては、トランジスタ Q_1 の不動作時には出力端に電圧が得られないので、第3図に示すように、チョッパ回路1の入出力間に、スイッチSW1とインピーダンスZの直列回路を介在させるものである。

る。

次に、第3図に示す回路の動作について説明する。第3図に示す回路にあっては、電源投入と同時にスイッチSW1がある一定時間オンとなり、第4図(b),(c)に示すようなコンデンサ C_1 がインピーダンスZを通して充電され、チョッパ回路1の出力端に電圧が得られるので、インバータ回路2が発振を開始する。インバータ回路2のスイッチング動作によりチョッパ制御回路3の駆動用電源が得られて、チョッパ回路1が動作することになる。その後、スイッチSW1はオフとなるが、チョッパ回路1が動作しているので、チョッパ回路1の出力端にはチョッパ回路1を介して電圧が得られ、この電圧によりインバータ回路2が動作し続ける。したがって、チョッパ回路1が、第4図(b),(c)に示すように、降圧型チョッパ回路や極性反転型チョッパ回路である場合でも、第3図に示す構成を用いれば、インバータ回路2が発振を開始することができるものである。

〔実施例1〕

第5図は本発明の一実施例の回路図である。以下、その回路構成について説明する。商用電源ACには電源スイッチSWを介して全波整流器DBの交流入力端が接続されている。全波整流器DBの直流出力端には、昇圧型チョッパー回路1が接続されている。昇圧型チョッパー回路1は、全波整流器DBの直流出力端に、インダクタンス素子 L_1 とパワーMOS型の電界効果トランジスタ Q_1 の直列回路を接続し、電界効果トランジスタ Q_1 のドレイン・ソース間に、ダイオード D_1 を介してコンデンサ C_1 を並列に接続した構成になっている。このコンデンサ C_1 の両端が、昇圧型チョッパー回路1の出力端となる。昇圧型チョッパー回路1の出力端には、インバータ回路2が接続されている。

インバータ回路2は、直列に接続されたスイッチング用のトランジスタ Q_2, Q_3 を備え、このトランジスタ Q_2, Q_3 の直列回路に入力直流電圧が印加される。一方のトランジスタ Q_2 と並列に、カップリング用のコンデンサ C_2 、放電灯 L 、イン

には、ダイオード D_2, D_3 が逆並列に接続されているが、これらのダイオード D_2, D_3 は必ずしも必要ではない。

インバータ回路2におけるインダクタンス素子 L_1 には、2次巻線 n_2 を設けてある。この2次巻線 n_2 には、限流用の抵抗 R_1 と整流用のダイオード D_4 の直列回路を介して、平滑用のコンデンサ C_3 が接続されており、コンデンサ C_3 と2次巻線 n_2 との接続点は、全波整流器DBの負出力端子に接続されている。このコンデンサ C_3 の両端に得られる電圧が、チョッパー制御回路3の駆動用電源となる。インダクタンス素子 L_1 の2次巻線 n_2 に得られる交流電圧が低くなるように、1次巻線 n_1 と2次巻線 n_2 の巻数比を設定しておけば、限流用の抵抗 R_1 は小容量の抵抗素子で構成できる。

次に、インバータ制御回路4の構成について説明する。カップリング用のコンデンサ C_2 の一端はインバータ回路2の正入力端子に接続されており、このカップリング用のコンデンサ C_2 の他端と、インバータ回路2の負入力端子の間には、放

グタンス素子 L_1 、電流帰還トランス T_1 の1次巻線 n_1 の直列回路が接続されている。放電灯 L のフィラメント f_1, f_2 の電源側端子間には、共振用のコンデンサ C_4 が並列に接続され、非電源側端子間には、予熱電流通電用のコンデンサ C_5 が並列に接続されている。電流帰還トランス T_1 は2つの2次巻線 n_3, n_4 を有し、一方の2次巻線 n_3 はバイアス抵抗 R_2 を介してトランジスタ Q_2 のベース・エミッタ間に接続されており、他方の2次巻線 n_4 はバイアス抵抗 R_3 を介してトランジスタ Q_3 のベース・エミッタ間に接続されている。さらに、インバータ回路2の入力端子間には、抵抗 R_4 とコンデンサ C_6 の直列回路が接続され、抵抗 R_4 とコンデンサ C_6 の接続点はダイアック Q_4 を介して、トランジスタ Q_2 のベースに接続されると共に、ダイオード D_4 のアノード・カソード間を介して、トランジスタ Q_3 のコレクタに接続されている。これらの抵抗 R_1 、コンデンサ C_1 、ダイアック Q_4 、及びダイオード D_4 は、インバータ回路2の起動回路を構成している。なお、トランジスタ Q_2, Q_3 、

電灯 L よりも高インピーダンスの抵抗 R_5, R_6 の直列回路が接続されている。この抵抗 R_5, R_6 の接続点に得られる電圧は、NOT回路Gの入力に接続されている。NOT回路Gの出力は、発振停止用のトランジスタ Q_5 のベースに接続されている。このトランジスタ Q_5 のコレクタは、スイッチング用のトランジスタ Q_2 のベースに接続され、トランジスタ Q_5 のエミッタは、トランジスタ Q_2 のエミッタに接続されている。

商用電源ACの一端と全波整流器DBの負出力端子の間には、整流用のダイオード D_4 と限流用の抵抗 R_1 を介して、平滑用のコンデンサ C_3 が接続されている。コンデンサ C_3 の両端には、電圧規制用のツェナーダイオード ZD が並列に接続されている。コンデンサ C_3 の両端に得られる電圧は、NOT回路Gの駆動用電源となる。

以下、本実施例の動作について説明する。電源スイッチSWがオンされると、商用電源ACの交流電圧が全波整流器DBにより整流され、インダクタンス素子 L_1 及びダイオード D_1 を介して、コ

ンデンサC₁に平滑された直流電圧が得られる。このとき、パワーMOS型の電界効果トランジスタQ₁は不動作状態である。コンデンサC₁の電圧が、インバータ回路2に供給されると、抵抗R₁を介してコンデンサC₂が充電される。コンデンサC₂の電圧がダイアックQ₂のブレークオーバー電圧に達すると、コンデンサC₂の充電電荷がトランジスタQ₁のベース・エミッタ間を介して放電される。これによりトランジスタQ₁がオンする。以後、電流補還トランスT₁の2次巻線n₂, n₃から得られる誘導電流によりトランジスタQ₁, Q₂は交互にオン、オフする。

また、商用電源ACの一端から、ダイオードD₁及び抵抗R₂を介してコンデンサC₃に電流が流れ、コンデンサC₃に平滑された直流電圧が得られ、NOT回路G₁に供給される。トランジスタQ₁, Q₂が交互にオン、オフ動作しているときには、カップリング用のコンデンサC₄には、コンデンサC₁の電圧の約半分の電圧が充電され、したがって、抵抗R₁, R₂で分圧された電圧は“High”レ

ベルとなる。NOT回路G₁の出力が“High”レベルとなって、トランジスタQ₁がオンされる。トランジスタQ₁がオンされると、一方のスイッチング用のトランジスタQ₂が強制的にオフ状態となるので、電流補還トランスT₁の2次巻線n₂, n₃からは誘導電流が得られなくなり、トランジスタQ₁, Q₂は共にオフ状態となる。このとき、インダクタンス素子L₁の2次巻線n₄に誘起されていた交流電圧も無くなり、コンデンサC₃に直流電圧が得られなくなるので、チョッパ制御回路3が停止し、昇圧型チョッパ回路1における電界効果トランジスタQ₃もオフ状態になる。

このように、本実施例にあっては、第2のスイッチング回路であるインバータ回路2のスイッチング動作が停止すると、第1のスイッチング回路である昇圧型チョッパ回路1のスイッチング動作も停止し、且つ、インバータ回路2を制御するインバータ制御回路4は商用電源ACからの電源供給により動作し続けるので、インバータ回路2の

レベルとなり、NOT回路G₁の出力は“Low”レベルとなるので、トランジスタQ₁はオフ状態を維持する。このため、トランジスタQ₁, Q₂は正常にオン、オフ動作を続ける。このとき、インダクタンス素子L₁の2次巻線n₄には交流電圧が誘起され、この交流電圧は抵抗R₃とダイオードD₂及びコンデンサC₄によって整流・平滑され、チョッパ制御回路3の駆動用電源となる。チョッパ制御回路3が動作すると、昇圧型チョッパ回路1におけるパワーMOS型の電界効果トランジスタQ₃がオン、オフする。こうして、昇圧型チョッパ回路1が動作し、昇圧型チョッパ回路1からの出力電圧により、インバータ回路2が高い入力電圧で動作する。定常状態においては、インダクタンス素子L₁とコンデンサC₄及びC₅で構成されるLC共振回路によって高周波の高電圧が放電灯Lの両端に印加され、放電灯Lが点灯する。

ここで、放電灯Lを取り外して無負荷状態にすると、カップリング用のコンデンサC₄が一方向にのみ充電されるので、抵抗R₁, R₂で分圧され

スイッチング動作を停止した状態を維持することができるものである。

第6図は本実施例に用いるチョッパ制御回路3の具体回路図である。図中、a, b, cの符号を付した部分は、第5図の同じ符号を付した部分に接続される。発振回路7は、スイッチング制御回路用の汎用IC(例えばシャープ製IR3M02)よりなり、その発振出力はトランジスタQ₁₀を介して、相補接続されたトランジスタQ₁₁, Q₁₂のエミッタフォロア回路に入力されている。トランジスタQ₁₁, Q₁₂のエミッタ出力は、順バイアス用の抵抗R₁₃を介して、電界効果トランジスタQ₄のゲートに印加される。電界効果トランジスタQ₄のゲート・ソース間には、抵抗R₁₄が並列に接続される。また、順バイアス用の抵抗R₁₃には、ゲート・ソース間蓄積電荷放電用のダイオードD₃が並列接続されている。

発振回路7が発振動作しているときには、トランジスタQ₁₀は高周波でオン、オフされる。トランジスタQ₁₀がオフのときには、そのコレクタ電